

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

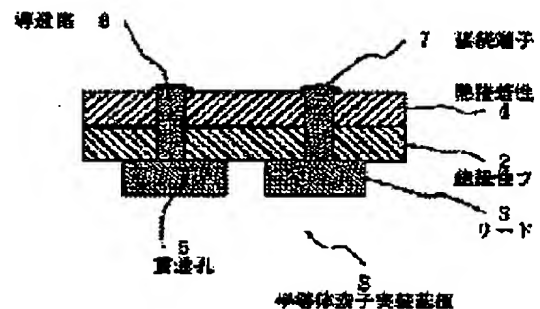
SEMICONDUCTOR ELEMENT MOUNTING SUBSTRATE AND MANUFACTURE THEREOF

Patent number: JP8250541
Publication date: 1996-09-27
Inventor: MAEDA MASAOKO; MOCHIZUKI SHU
Applicant: NITTO DENKO CORP
Classification:
- international: H01L21/60
- european:
Application number: JP19950047629 19950307
Priority number(s):

Abstract of JP8250541

PURPOSE: To provide a semiconductor element mounting substrate which has an excellent connection reliability between a semiconductor element and external electrodes and also provide a method for manufacturing it.

CONSTITUTION: A semiconductor element mounting substrate S is constituted of a laminate which is built up with an insulating film 2 and a heat adhesive resin layer 4 and has at least one through hole 5 in the thickness direction. A lead 3 is formed at an opening on the insulating film 2 side of the laminate. The through hole where the lead 3 is formed is filled with conductive material and therefore a conduction path 6 is formed in the through hole. At an opening of the through hole on the thermocompression bonding resin layer 4 side, a connection terminal 7 for electrical connection with an outer electrode of the semiconductor element is formed at the same level with or projecting from the surface of the thermocompression bonding resin layer 4. In the manufacture of this semiconductor element mounting substrate, a process wherein the connection terminal is formed is conducted after a process where the insulating film and the thermocompression bonding resin layer are stacked into a laminate.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-250541

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1		H 0 1 L 21/60	3 1 1

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平7-47629

(22) 出願日 平成7年(1995)3月7日

(71) 出願人 000003964

日東電工株式会社

大阪府茨木市下穂積1丁目1番2号

(72) 発明者 前田 雅子

大阪府茨木市下穂積1丁目1番2号 日東
電工株式会社内

(72) 発明者 望月 周

大阪府茨木市下穂積1丁目1番2号 日東
電工株式会社内

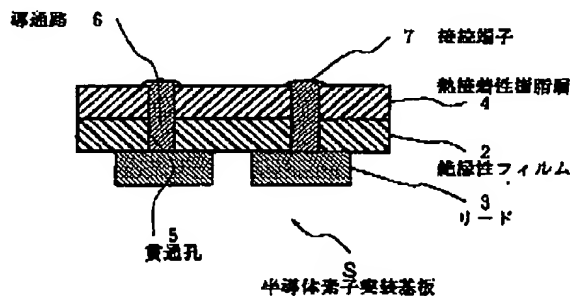
(74) 代理人 弁理士 高島 一

(54) 【発明の名称】 半導体素子実装基板およびその製造方法

(57) 【要約】

【目的】 半導体素子の外部電極との接続信頼性に優れる半導体素子実装基板およびその製造方法を提供すること。

【構成】 本発明の半導体素子実装基板Sは、厚み方向に少なくとも1個の貫通孔5を有する絶縁性フィルム2と熱接着性樹脂層4との積層物の絶縁性フィルム2面開口部にリード3を有し、かつリード3形成貫通孔に導電性物質による導通路6が形成され、該貫通孔の熱接着性樹脂層4側開口部には半導体素子の外部電極と電気的に接続するための接続端子7が熱接着性樹脂層4表面と同高にまたは熱接着性樹脂層4面から突出して設けられるものである。また、本発明の半導体素子実装基板の製造方法は、接続端子を形成する工程を、絶縁性フィルムと熱接着性樹脂層とを積層させる工程よりも後に行うことを特徴とするものである。



(2)

特開平8-250541

1

【特許請求の範囲】

【請求項1】 厚み方向に少なくとも1個の貫通孔を有する絶縁性フィルムと熱接着性樹脂層との積層物の絶縁性フィルム面開口部にリードを有し、かつリード形成貫通孔に導電性物質による導通路が形成され、該貫通孔の熱接着性樹脂層側開口部には半導体素子の外部電極と電気的に接続するための接続端子が熱接着性樹脂層表面と同高にまたは熱接着性樹脂層面から突出して設けられてなる半導体素子実装基板。

【請求項2】 接続端子が熱接着性樹脂層表面から0～100μmの高さのバンプ状に形成されている請求項1記載の半導体素子実装基板。

【請求項3】 熱接着性樹脂層が、ポリイミド前駆体をイミド化して形成されたものである請求項1または2記載の半導体素子実装基板。

【請求項4】 接続端子を形成する工程を、絶縁性フィルムと熱接着性樹脂層とを積層させる工程よりも後に行うことを特徴とする請求項1～3のいずれかに記載の半導体素子実装基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体素子実装基板およびその製造方法に関し、詳しくは半導体素子の外部電極と接続端子との接続信頼性に優れる半導体素子実装基板およびその製造方法に関するものである。

【0002】

【従来の技術】近年の電子機器の小型化・軽量化・高機能化に伴い、配線回路のパターンが高集積化され、多ピンおよび狭ピッチのファインパターン化が進んでいる。このような回路基板への高密度な実装方式として、半導体素子の電極面にバンプ（突出電極）を形成し、このバンプを利用して回路基板に加圧・加熱によって接合する方法が提案されている。電極面へのバンプ形成工程は、メッキ法であれば複雑な工程が必要で半導体素子の汚染や損傷を免れることが難しく決して優れた方法とはいえないものであり、また、ワイヤーボンディング法であれば接続端子がAuなどに制限されてしまう。さらに、これらの方法ではバンプを回路基板に接合した後、樹脂を充填して封止するなどの工程が必要である。また、メッキ法により形成したAuバンプと回路基板の電極との間に光硬化性樹脂を介して樹脂の収縮力により圧接する方法は、電極間に絶縁性物質を介するため接続信頼性の点で充分であるとはいえない。また、バンプを用いない接続方式として、樹脂中に金属微粒子を分散させた異方導電性シートを半導体素子と回路基板の電極間に介在させ加圧・加熱により接続する方式が提案されているが、均質な異方導電性を発揮する膜を得るには製法上煩雑であり、狭ピッチへの対応は充分とはいえないものである。

【0003】かかる実情下本発明者等は、厚み方向に複数の貫通孔を有する絶縁性フィルムの片面開口部にリ

2

ードを有し、かつリード形成貫通孔にのみ金属物質による導通路が形成され、該貫通孔の他面開口部にはバンプ状の金属突出物が形成されてなり、前記絶縁性フィルムのバンプ状金属突出物形成面に熱接着性樹脂層を形成してなるフィルムキャリアを提案した（特開平3-64938号公報参照）。

【0004】該フィルムキャリアによれば、半導体素子とリードとをボンディングする際の位置決めが容易であるため半導体装置の製造が極めて容易であり、さらに、このボンディングと同時に熱接着性樹脂層によって半導体素子を接着することができるので、接続と樹脂封止とを同時に行うことができ製造工程が簡略化される。

【0005】

【発明が解決しようとする課題】本発明は、上記提案に改良を加え、半導体素子の外部電極との接続信頼性の点でさらに優れる半導体素子実装基板およびその製造方法を提供することを目的とするものである。

【0006】

【課題を解決するための手段】本発明者等は鋭意検討を重ねた結果、以下の本発明によって上記課題が達成されることを見出した。即ち、本発明の半導体素子実装基板は、厚み方向に少なくとも1個の貫通孔を有する絶縁性フィルムと熱接着性樹脂層の積層物の絶縁性フィルム面開口部にリードを有し、かつリード形成貫通孔に導電性物質による導通路が形成され、該貫通孔の熱接着性樹脂層側開口部には半導体素子の外部電極と電気的に接続するための接続端子が熱接着性樹脂層表面と同高にまたは熱接着性樹脂層面から突出して設けられてなるものである。また、本発明の半導体素子実装基板の製造方法は、接続端子を形成する工程を、絶縁性フィルムと熱接着性樹脂層とを積層させる工程よりも後に行うことを特徴とするものである。

【0007】

【作用】本発明は、半導体素子実装基板の接続端子を熱接着性樹脂層表面と同高にまたは熱接着性樹脂層面から突出して設け、これによって、半導体素子の外部電極と接続端子とを、接着剤等の絶縁性皮膜を介在させることなく直接接続し得るようにしたものである。

【0008】以下に本発明を図面に基づいてさらに詳細に説明する。図1は本発明の半導体素子実装基板の一実施例を示す拡大断面図であり、Sは半導体素子実装基板で、厚み方向に複数の貫通孔5を有する絶縁性フィルム2と熱接着性樹脂層4との積層物の絶縁性フィルム2面開口部にリード3を有し、かつリード3形成貫通孔に導電性物質による導通路6が形成され、該貫通孔の熱接着性樹脂層4側開口部には半導体素子の外部電極と電気的に接続するための接続端子7が熱接着性樹脂層4面から突出して設けられた構成となっている。

【0009】上記絶縁性フィルム2としては、電気絶縁特性を有するフィルムであればその素材に制限はな

(3)

特開平8-250541

3

く、ポリエステル系樹脂、エポキシ系樹脂、ウレタン系樹脂、ポリスチレン系樹脂、ポリエチレン系樹脂、ポリアミド系樹脂、ポリイミド系樹脂、ABS樹脂、ポリカーボネート樹脂、シリコン樹脂などの熱硬化性樹脂や熱可塑性樹脂を問わず使用できる。これらのうち、耐熱性が良好な樹脂としてポリイミド、ポリエーテルスルホン、ポリフェニレンスルフィドなどの耐熱性樹脂、特にポリイミド樹脂を用いることが好ましい。

【0010】上記絶縁性フィルム2の厚さは任意に設定できるが、フィルム厚の精度（バラツキ）や形成する貫通孔の孔径精度の点からは通常、5～200μm、好ましくは10～100μmが望ましい。

【0011】上記絶縁性フィルム2の片面に積層する熱接着性樹脂層4は、半導体装置の電氣的、機械的および化学的な信頼性を向上させるために極めて重要である。この熱接着性樹脂層4の素材としては、エポキシ系樹脂のような熱硬化性樹脂やフッ素系樹脂のような熱可塑性樹脂を問わず使用できる。具体的にはポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂、フッ素系樹脂などが挙げられ、また熱可塑性樹脂に熱硬化性樹脂を混合してもよい。これらのうち、耐熱性や機械的強度の点から熱可塑性ポリイミド樹脂を用いることが好ましい。

【0012】上記熱可塑性ポリイミド樹脂は、耐熱性の点から、400℃における熔融粘度が 1×10^8 ポイズ以下、好ましくは $1 \times 10^3 \sim 1 \times 10^7$ ポイズのものをを用いることが好ましく、この特性を満足しポリイミド骨格を有するものであれば特にその構造は限定されない。熔融粘度が 1×10^8 ポイズを越えるような高粘性のものでは、接着の際に十分に熔融することができず、確実な接続構造を得ることが困難である。またガラス転移温度は耐熱性の点から473K以上のものをを用いることが好ましい。

【0013】このような熱可塑性ポリイミド樹脂としては、例えばウルテム1000（ジェネラルエレクトリック社製、ポリエーテルイミド）、LARC-TP1（三井東圧社製、ポリイミド）、4,4'-オキシジフタル酸二無水物と3,3'-ジアニソジフェニルスルホンから得られるポリイミドなどが挙げられ、これらは、一種または二種以上混合して用いることができる。

【0014】また、上記熱接着性樹脂層4と半導体素子との密着性を向上させるために、シランカップリング剤やシラン化合物を熱接着性樹脂層4中に含有させたり該層4表面へ塗布してもよい。

【0015】このような熱接着性樹脂層4の厚みは特に制限されないが、厚み精度（バラツキ）や接続信頼性の点からは通常、3～200μm、好ましくは5～100μmが望ましい。

【0016】上記リード3は、例えば金、銀、銅、ニッケル、コバルトなどの各種金属、またはこれらを主成分とする各種合金などの導電性材料によって形成され、半

4

導体素子の外部電極、基板Sの接続端子7および導通路6を介して該半導体素子と電氣的に接続され、半導体素子の所定の機能を発揮せしめるように所望の線状パターンにて配線される。

【0017】上記リード3の厚みは特に制限されないが、厚み精度（バラツキ）や接続信頼性の点からは通常、3～200μm、好ましくは5～100μmが望ましい。

【0018】上記絶縁性フィルム2と熱接着性樹脂層4との積層物に設けられている貫通孔5は、リード3と半導体素子上の外部電極との接続を果たすために重要であり、リード当接領域内または該領域とその近傍領域にリードの幅よりも小さな孔間ピッチにて少なくとも1個の貫通孔が絶縁性フィルム2と熱接着性樹脂層4との積層物の厚み方向に設けられる。

【0019】上記貫通孔5の孔径は、隣り合う貫通孔5同士が繋がらない程度まで大きくし、さらに孔間ピッチもできるだけ小さくしてリードに接する貫通孔5の数を増やすことが、後の工程にて充填する導電性物質の電気抵抗を小さくする上で好ましい。

【0020】上記のようにして設けられた貫通孔5のうち、リード3当接領域内の貫通孔には導電性物質を充填することによって導通路6が形成されている。さらに、導通路6が形成されている貫通孔5のリード当接面と反対面の熱接着性樹脂層4面開口部には接続端子7が形成されている。

【0021】本発明においては、上記接続端子7は、熱接着性樹脂層4表面と同高にまたは熱接着性樹脂層4面から突出するようにして設けられている。例えば、この接続端子7は熱接着性樹脂層4面より高さ0～100μm、好ましくは0.1～50μm、さらに好ましくは1～10μmのバンプ状に形成される。該接続端子7の高さが0μm以上であれば、接続端子7と半導体素子の外部電極との間に熱接着性樹脂層4が回り込むことが少なく、したがって十分な接続が得られ、一方、100μm以下であれば熱接着性樹脂層4と半導体素子とが十分に接着することができる。

【0022】導通路6および接続端子7を構成する導電性物質としては、例えば金、銀、銅、ニッケル、すず、鉛、パラジウム、ロジウムなどの各種金属を用いることができるが、単一の金属物質に限定されず合金もしくは数種類の金属を用い多層構造とすることもできる。このように導電性物質を多層構造としたものとして、例えば図2に示すような3層構造のものが例示される。同図に示す例では、貫通孔5のリード3当接側には安価な金属物質（例えば銅、鉛等）よりなる第1層が、該貫通孔5の熱接着性樹脂層4側開口部には接続信頼性の高い金属物質（例えば金、銀等）よりなる第3層（接続端子7）が設けられ、該第1層と第3層との間には、第1層と第3層とを構成する金属物質間の相互反応を防止し得る金

(4)

特開平8-250541

5

属物質（例えばニッケル、クロム等）よりなる第2層が設けられた構成となっている。なお上記第3層において、金、銀等の金属物質は硬度が低いため、これを用いて第3層を構成すると、加圧接続時に金属が変形することにより接触面積が増加するため特に好適である。

【0023】このような半導体素子実装基板Sに半導体素子の外部電極を接続した場合、接続と樹脂封止とを同時に行うことができ製造工程を簡略化できる上、接続端子7と半導体素子の外部電極との間に接着剤などの絶縁性皮膜が介在しない直接接続とすることができるため、電気的に安定であり信頼性も高いものとなる。

【0024】図3は本発明の半導体素子実装基板Sを用いてなる半導体装置の一例を示す拡大断面図であり、半導体素子1は、片側表面にアルミニウム電極の外部電極8を有し、この電極8と上記半導体素子実装基板Sの接続端子7とを通常の接着により電気接続することによって、樹脂封止された半導体装置が構成されている。

【0025】本発明の半導体素子実装基板は、単独で用いてもよいが、例えば図4に示すように、従来公知の方法でリード3を介して外部基板と接続してもよい。図4においては、半導体素子実装基板Sのリード3と外部基板の電極とが、金、銀、銅、ニッケル等の導電性物質を介在させて接続されている。また、該リード3は、ポリイミド系樹脂、ポリエステル系樹脂、ポリアミド系樹脂等よりなるカバーコートで被覆されている。

【0026】本発明の半導体素子実装基板の製造は、例えば、接続端子を形成する工程を、絶縁性フィルムと熱接着性樹脂層とを積層させる工程よりも後に行うことによってなされる。

【0027】ここで、例えば絶縁性フィルムに接続端子を形成した後に熱接着性樹脂層を設けるようにすると、接続端子が熱接着性樹脂で覆われやすくなるが、本発明においては接続端子を形成するよりも前に熱接着性樹脂層を設けておくようにするため、接続端子を、熱接着性樹脂で覆われずに形成することが容易であり、したがって半導体素子の外部電極と該接続端子との接続を、電気的に安定で信頼性も高いものとすることができる。

【0028】図5は、本発明の半導体素子実装基板の製造方法の一実施例を示す模式図である。以下、同図に基づき本発明の方法を工程にしたがって説明する。

【0029】a. まず、図5(a)に示すように、導電体層30、絶縁性フィルム2および熱接着性樹脂層4をこの順に積層させる。

【0030】この積層物は、例えば、金属箔上に溶液状の樹脂材料を塗布する方法等によって絶縁性フィルム2を形成し、さらに熱接着性樹脂層4を上記絶縁性フィルム2上に全面もしくはパターン状に塗布したり、フィルムやリボン状にしたものを熱接着することによって得られる。該絶縁性フィルム2および熱接着性樹脂層4のそ

6

れぞれにポリイミド系樹脂を用いる場合は、いずれもポリイミド前駆体の状態で塗布により積層し、加熱、脱水閉環してイミド化することが、両層の接着性の点から好ましい。

【0031】b. ついで、図5(b)に示すように、上記のようにして得られた積層物の導電体層30をエッチング等により所定の線状パターン状に形成してリード3を設ける。

【0032】c. ついで、図5(c)に示すように、上記積層物の絶縁性フィルム2および熱接着性樹脂層4の厚み方向に貫通孔5を設ける。上記貫通孔5は、機械加工やレーザー加工、光加工、化学エッチングなどの方法を用い、任意の孔径や孔間ピッチにて設けることができ、例えばエキシマレーザーの照射による穿孔加工を行うことが好ましい。

【0033】d. ついで、図5(d)に示すように、上記のようにして設けられた貫通孔5のうちのリード3当接領域内の貫通孔に、導電性物質を充填して導通路6を形成し、さらに、該導通路6が形成されている貫通孔のリード当接面と反対面の熱接着性樹脂層4面開口部に接続端子7を形成して、半導体素子実装基板Sを得る。

【0034】上記導通路6および接続端子7の形成は、例えばリード3を電極として電解メッキすることによって、リード3当接領域内の貫通孔にのみ選択的に行うことができる。

【0035】図5に示す例では、接続端子7を形成する工程(d)を、絶縁性フィルム2と熱接着性樹脂層4とを積層させる工程(a)よりも後に行うようにしている。このため、接続端子7を、熱接着性樹脂で覆われずに形成することが容易であり、したがって半導体素子の外部電極と接続端子7との接続を電気的に安定で信頼性も高いものとすることができる。

【0036】

【実施例】以下に本発明の実施例を示し、さらに具体的に説明する。

【0037】実施例1

銅箔18 μ m上に、ポリイミド樹脂層10 μ mと熱接着性樹脂（ポリイミド系樹脂）層10 μ mとが積層された三層基材であるMTフレックス（三井東圧社製）を用い、銅箔を所定パターン状にエッチングしてリードを形成し、半導体素子の接続を意図するリード近傍領域の樹脂層表面に発振波長248nmのKrFエキシマレーザー光をマスクを通して照射してドライエッチングを施し、両樹脂層に60 μ m ϕ 、ピッチ200 μ mの貫通孔を5個/mmで5cm²の領域に設けた。次いで、銅箔表面にレジストを塗工、硬化させて絶縁し、銅箔部を電極に接続して60℃のNiメッキ浴に浸漬し、銅箔をマイナス極とし二層フィルムの貫通孔部にNiメッキを成長させ、樹脂層表面からやや突出した時点（突出高さ3 μ m）でNiメッキ処理を中断し、水洗後、60℃のA

(5)

特開平8-250541

7

uメッキ層に浸漬し、Niメッキの上にさらにAuメッキを1μm成長させた。その後、塗工したレジスト層を剥離して、本発明の半導体素子実装基板を得た。

【0038】この半導体素子実装基板の樹脂層面に形成したバンプ状接続端子と半導体素子の外部電極とを接合し300℃、30kg/cm²で20秒間加熱圧着して、熱接着性樹脂層と半導体素子とを接着した。電極とリードとは電気的に接続されていることが確認された。また、この試料を85℃/85%RHに調整された恒温恒湿機中に1000時間放置した後の初期接続抵抗に対する接続抵抗変化率は10%であった。

【0039】実施例2

上記実施例1において、導電性物質としてNiメッキを樹脂層表面より2μm低い位置まで成長させ、Niメッキの上にさらにAuメッキを10μm成長させる以外は全て同様にして半導体素子実装基板を作製した。得られた半導体素子実装基板に実施例1と同様にして半導体素子を実装したところ、電極間の接続状態は良好であった。また、この試料を85℃/85%RHに調整された恒温恒湿機中に1000時間放置した後の初期接続抵抗に対する接続抵抗変化率は5%であった。

【0040】実施例3

上記実施例1において、導電性物質としてCuメッキを樹脂層表面より3μm突出させ、Cuメッキの上にさらにAuメッキを1μm成長させる以外は全て同様にして半導体素子実装基板を作製した。得られた半導体素子実装基板に実施例1と同様にして半導体素子を実装したところ、電極間の接続状態は良好であった。また、この試料を85℃/85%RHに調整された恒温恒湿機中に1000時間放置した後の初期接続抵抗に対する接続抵抗変化率は7%であった。

【0041】比較例1

上記実施例1において、導電性物質としてNiメッキを樹脂層表面より5μm低い位置まで成長させ、Niメッ

8

キの上にさらにAuメッキを1μm成長させる以外は全て同様にして半導体素子実装基板を作製した。得られた半導体素子実装基板に実施例1と同様にして半導体素子を実装し、電極間の接続抵抗を測定したが、電極間に熱接着性樹脂が流れ込んでしまい導通は見られなかった。

【0042】

【発明の効果】以上詳述したように、本発明は、半導体素子実装基板の接続端子を熱接着性樹脂層表面と同高にまたは熱接着性樹脂層面から突出して設けたものである。半導体素子の外部電極と接続端子とを、接着剤等の絶縁性皮膜を介在させることなく直接接続することが可能である。

【0043】したがって、半導体素子の外部電極と接続端子との接続を、電気的に安定で信頼性も高いものとすることができる。

【図面の簡単な説明】

【図1】本発明の半導体素子実装基板の一実施例を示す模式断面図である。

【図2】本発明の半導体素子実装基板の他の実施例を示す模式断面図である。

【図3】本発明の半導体素子実装基板を用いてなる半導体装置の一例を示す模式断面図である。

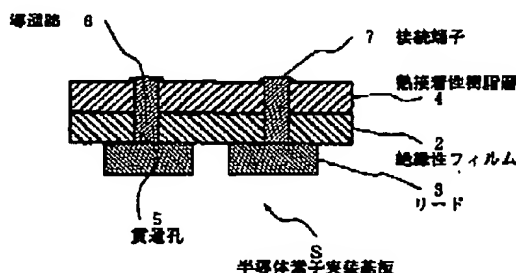
【図4】本発明の半導体素子実装基板を用いてなる半導体装置の他の例を示す模式断面図である。

【図5】本発明の半導体素子実装基板の製造工程を示す模式図である。

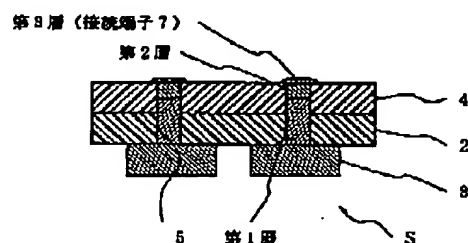
【符号の説明】

- 2 絶縁性フィルム
- 3 リード
- 4 熱接着性樹脂層
- 5 貫通孔
- 6 導通路
- 7 接続端子
- S 半導体素子実装基板

【図1】



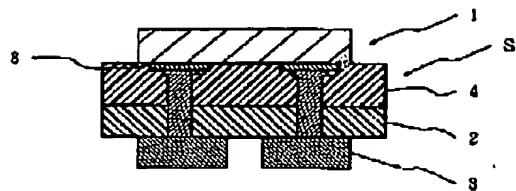
【図2】



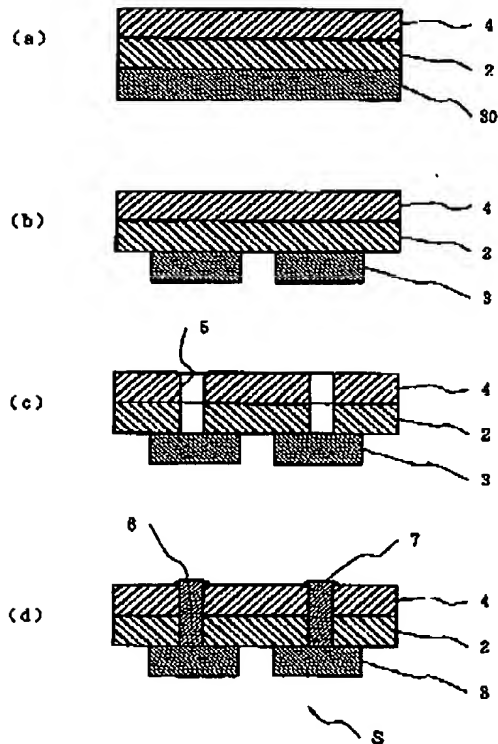
(6)

特開平8-250541

【図3】



【図5】



【図4】

